

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants: M. KAWASAKI, et al

Filed: on even date herewith

For: SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD
THEREOF

CLAIM FOR PRIORITY

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

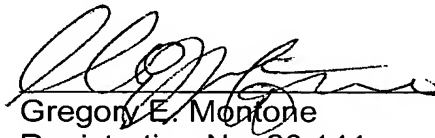
February 26, 2004

Sir:

Under the provisions of 35 USC §119 AND 37 CFR § 1.55, Applicants hereby
claim the right of priority based on **Japanese** Patent Application No. **2003-321870**
filed **September 12, 2003**.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP



Gregory E. Montone
Registration No. 28,141

GEM/nac
1300 North Seventeenth Street
Suite 1800
Arlington, VA 22209
Tel.: 703-312-6600
Fax.: 703-312-6666

W1435-01

Patent number: JP2000307172
Publication date: 2000-11-02
Inventor: KATZ HOWARD EDAN; LI WENJIE
Applicant: LUCENT TECHNOL INC
Classification:
- international: H01L51/00; H01L21/368; H01L29/786
- european:
Application number: JP20000090010 20000329
Priority number(s):

[View INPADOC patent family](#)

Also Published : [EP1041652 \(A2\)](#)[US6265243 \(B1\)](#)

Abstract of JP2000307172

PROBLEM TO BE SOLVED: To provide a manufacturing process of an organic circuit.

SOLUTION: An organic semiconductor thin film is formed, for instance, through a solution forming manner where a solution which contains an organic semiconductor material and solvent is fed on a board 18, and the solvent is evaporated for the formation of an organic semiconductor thin film. The surface characteristics of a board, organic semiconductor material, and process parameters are so selected as to form required nucleuses and to grow crystals. The obtained organic semiconductor thin film includes a continuous region whose area is larger than 1 cm² and where carrier mobility is comparatively high or about 10⁻⁴ cm²V⁻¹s⁻¹ at a room temperature.

Claims of correspondent: EP1041652

1. A process for fabricating an organic circuit, comprising the steps of:

providing a substrate;

providing a solution comprising a solvent and an organic semiconductor compound;

applying the solution to the substrate surface by a non-spinning technique; and

evaporating the solvent to form an organic semiconductor film comprising a continuous area greater than 1 cm² that exhibits a charge carrier mobility of at least about 10⁻⁴ cm²V⁻¹s⁻¹ at room temperature.

2. A device comprising:

a substrate comprising a fluorinated surface; and

an organic semiconductor film deposited on the substrate, the film formed from a organic semiconductor compound, wherein the film comprises a continuous area greater than 1 cm² that exhibits a charge carrier mobility of at least about 10⁻⁴ cm²V⁻¹s⁻¹ at room temperature.

3. The process of claim 1, or the device of claim 2, wherein the continuous area exhibits an on/off ratio of at least 5.

4. The process of claim 1, or the device of claim 2, wherein the continuous area greater than 1 cm² exhibits a charge carrier mobility of at least about 5 x 10⁻³ cm²V⁻¹s⁻¹ at room temperature.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-307172

(P2000-307172A)

(43)公開日 平成12年11月2日(2000.11.2)

(51)Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
H 0 1 L 51/00		H 0 1 L 29/28	
21/368		21/368	L
29/786		29/78	6 1 8 B

審査請求 未請求 請求項の数24 O L (全 9 頁)

(21)出願番号 特願2000-90010(P2000-90010)
(22)出願日 平成12年3月29日(2000.3.29)
(31)優先権主張番号 0 9 / 2 8 0 1 7 2
(32)優先日 平成11年3月29日(1999.3.29)
(33)優先権主張国 米国 (U S)

(71)出願人 596092698
ルーセント テクノロジーズ インコーポ
レーテッド
アメリカ合衆国. 07974-0636 ニュージ
ャーシイ, マレイ ヒル, マウンテン ア
ヴェニュー 600
(72)発明者 ハワード エダン カッツ
アメリカ合衆国 07901 ニュージャーク
ィ, サミット, バトラー パークウェイ
135
(74)代理人 100064447
弁理士 岡部 正夫 (外11名)

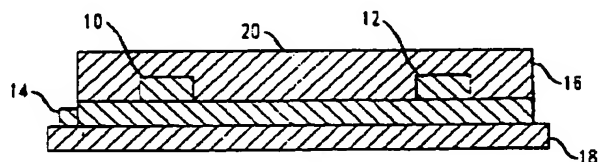
最終頁に続く

(54)【発明の名称】 有機回路の作製プロセス

(57)【要約】

【課題】 本発明は、有機回路の作製プロセスを提供する。

【解決手段】 有機半導体薄膜はたとえば溶液成型により、有機半導体材料及び溶媒を含む溶液を基板に供給し、溶媒を蒸発させることによって形成される。基板表面の特性、有機半導体材料及びプロセスパラメータは、所望の核生成及び結晶成長が起るよう選択される。得られた有機半導体薄膜は、室温において少なくとも約 $10^{-4} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ の比較的高いキャリア移動度を示すたとえば 1 cm^2 より大きな連続した領域を含む。



【特許請求の範囲】

【請求項1】 基板を準備する工程；溶媒及び有機半導体化合物を含む溶液を準備する工程；非スピン技術により、基板表面上に溶液を供給する工程；及び室温で少なくとも約 $10^{-4} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ の荷電キャリア移動度を示す 1 cm^2 より大きな連続した領域を含む有機半導体薄膜を形成するため、溶媒を蒸発させる工程を含む有機回路の作製プロセス。

【請求項2】 連続した領域は少なくとも5のオン／オフ比を示す請求項1記載のプロセス。

【請求項3】 1 cm^2 より大きな連続した領域が室温において約 $5 \times 10^{-3} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ の荷電キャリア移動度を示す請求項1記載のプロセス。

【請求項4】 基板はフッ素化された表面を含む請求項1記載のプロセス。

【請求項5】 フッ素化された表面は基板上に堆積されたフッ素を含む化合物を含む請求項4記載のプロセス。

【請求項6】 フッ素を含む化合物はフッ素化シランである請求項5記載のプロセス。

【請求項7】 基板は更に、フッ素化された表面下に、ポリマ材料を含む請求項6記載のプロセス。

【請求項8】 溶液とフッ素化された表面との間との角は、少なくとも 50° である請求項4記載のプロセス。

【請求項9】 有機半導体化合物は、 α 、 ω -ジヘキシル- α -セキチオフェン、 α 、 ω -ジヘキシル- α -キンケチオフェン、 α 、 ω -ビス(3-ブトキシプロピル)- α -セキチオフェン及びナフタレン1, 4, 5, 8テトラカルボン酸ジイミドから選択される請求項1記載のプロセス。

【請求項10】 薄膜は室温において少なくとも約 $10^{-4} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ の荷電キャリア移動度を示す 2 cm^2 以上の連続した領域を含む請求項1記載のプロセス。

【請求項11】 連続した領域は少なくとも5のオン／オフ比を示す請求項10記載のプロセス。

【請求項12】 連続した領域の80%は連続した領域の平均荷電キャリア移動度の2分の1ないし2倍の範囲内の荷電キャリア移動度を示す請求項1記載のプロセス。

【請求項13】 溶媒は中程度に極性の芳香溶媒である請求項1記載のプロセス。

【請求項14】 溶媒中への有機半導体材料の溶解度は約10ないし約1000 ppmである請求項13記載のプロセス。

【請求項15】 溶液は溶液成型により供給される請求項1記載のプロセス。

【請求項16】 形成した真空にする間、基板を少なくとも一度加熱することを含む請求項15記載のプロセス。

【請求項17】 フッ素化された表面を含む基板；及び有機半導体化合物から形成され、室温において少なくとも

約 $10^{-4} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ の荷電キャリア移動度を示す 1 cm^2 以上の連続した領域を含むデバイス。

【請求項18】 連続した領域は少なくとも5のオン／オフ比を示す請求項17記載のデバイス。

【請求項19】 1 cm^2 より大きい連続した領域は室温において少なくとも約 $5 \times 10^{-3} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ の荷電キャリア移動度を示す請求項17記載のデバイス。

【請求項20】 フッ素化された表面はフッ素化シランを含む請求項17記載のデバイス。

【請求項21】 基板は更にフッ素化された表面下に、ポリマ材料を含む請求項20記載のデバイス。

【請求項22】 有機半導体化合物は α 、 ω -ジヘキシル- α -セキチオフェン、 α 、 ω -ジヘキシル- α -キンケチオフェン、 α 、 ω -ビス(3-ブトキシプロピル)- α -セキチオフェン及びナフタレン1, 4, 5, 8テトラカルボン酸ジイミドから選択される請求項17記載のデバイス。

【請求項23】 薄膜は室温において少なくとも約 $10^{-4} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ の荷電キャリア移動度を示す 2 cm^2 より大きい連続した領域を含む請求項17記載のデバイス。

【請求項24】 連続した領域の80%は連続した領域の平均荷電キャリア移動度の2分の1ないし2倍の範囲内の荷電キャリア移動度を示す請求項17記載のデバイス。

【発明の詳細な説明】

【0001】

【本発明の背景】

【本発明の分野】 本発明は有機薄膜トランジスタを含む回路のような有機回路の作製に係わる。

【0002】

【関連技術の記述】 有機薄膜トランジスタ(TFT)はプラスチック回路、とりわけ携帯用コンピュータ及びポケットベル(登録商標)の表示駆動及びキャッシュカード及び認識標のメモリのキーデバイスとなることが期待されている。典型的な有機TFTが図1に示されている。TFTはソース電極10、ドレイン電極12、ゲート電極、ゲート誘電体16、基板18及び半導体材料20を含む。TFTが蓄電モードで動作する時、ソース10から半導体中に注入された電荷は、移動でき、主に半導体-誘電体界面の約100オングストローム内の薄いチャネル領域内で、ソースドレインチャネル電流を伝える。(たとえば、エム・エー・アラム(M. A. Alam)ら、“有機トランジスタの二次元シミュレーション”アイイーイーイー・トランスアクションズ・オン・エレクトロン・デバイス(IEEE Transactions on Electron Devices)、第44巻、第8号(1997)を参照のこと)図1の形態において、電荷はチャネルを形成するために、ソース10から横方向に注入する必要があるだけであ

る。ゲート電界がない時、チャンネルには理想的にはほとんど荷電キャリアはなく、理想的にはソースドレイン伝導はない。オフ電流は蓄積モードTFTの場合、ゲート電圧の印加により、チャンネル中に意図的な電荷が注入されない時、ソース10及びドレイン12間に流れる電流と、定義される。このことは、閾値電圧として知られる電圧より、ゲートソース電圧がより正(p-チャンネルの場合)又は負(n-チャンネルの場合)の時起る。

(たとえば、エス・エム・シー(S. M. Sze)、半導体デバイス-物理及び技術、ジョン・ウィリー・アンド・サンズ(1985)を参照のこと) オン電流はチャンネルが導電性の時に、ソース10及びドレイン12間に流れる電流と定義される。p-チャンネル蓄積モードTFTの場合、これはゲートソース電圧が閾値電圧より負の時、n-チャンネル蓄積モードTFTの場合、ゲートソース電圧がより正の時起る。n-チャンネル動作の場合、この閾値電圧はゼロかわずかに正が望ましい。オンとオフ間のスイッチングは、ゲート誘電体16を横切って容量を効果的に充電するゲート電極14からの電界を、印加及び除去することにより、実現される。

【0003】そのようなTFTを商用にする上で最も重要な要因の1つは、たとえばリールからリールへの印刷プロセスによるように、シリコン技術に比べ、速かつ容易に(すなわち安価に)基板上に有機半導体材料を堆積できることである。なお、適切な電気的特性を示すためには、有機材料は薄く、均一な結晶薄膜として堆積させることが必要であるが、それは容易で安価なプロセスを用いたのでは難しい。(たとえば、シー・カイ(C. Cai)ら、“超高真空中での自己整合：安定な面内方向性秩序を有する有機薄膜の成長、”ジャーナル・アメリカン・ケミカル・ソサイエティ(J. Am. Chem. Soc.)第120巻、8563(1998)を参照のこと)

【0004】従って、当業者は、可能な最も容易な作製技術により、有機半導体薄膜中に、必要な均一性と秩序を得ることを探究してきた。上で引用したカイ(Cai)らは、秩序だった薄膜を得るために、有機分子ビーム堆積技術を用いるが、そのような技術は有機回路の大規模の作製には、適していない。他のグループはポリテトラフルオロエチレン層を有機半導体層用のテンプレートとして用いたが、有機材料は気相法により堆積させ、それはやはり安価な商業生産用には適していない。(たとえば、ビー・ダンマン(P. Damman)ら、“エピタキシャル成長により得られた有機化合物薄膜のモフォロジー及びNLO特性”オプティカル・マテリアルズ(Optical Materials)、第9巻、423(1998)及びビー・ラング(P. Lang)ら、“方向性PTFE上に堆積させたセキチオフェン薄膜の基板依存方向性のスペクトルの検証”ジャーナル・フィジックス・ケミストリ(J. Phys. Che

m.)、第101巻、8704(1997)を参照のこと)

【0005】上で引用したカイ(Cai)らの文献で示されているように、液相技術は有機TFTの作製に、最も望ましい。なぜなら、それらは単に有機材料を溶液中に供給し、溶液を基板上に堆積させ、溶媒を除くことを含むからである。そのような液相技術はポリマ半導体材料に対しては、幾分成功したようであった。たとえば、ゼット・バオ(Z. BaO)ら、“印刷技術により作製した高性能プラスチックトランジスタ”ケミカル・マテリアル(Chem. Mater.)、第9巻、1299(1997)及びエイチ・サーリングハウス(H. Sirringhaus)ら、“共役ポリマを基本とした集積光電子デバイス”サイエンス(Science)、第280巻、(1998)に述べられているとうりである。しかし、ポリマ半導体材料は作製条件に非常に敏感で、高移動度及びオン/オフ比に必要なまで純化するのが困難で、本質的にバッチ毎の変化を示す。比較的分子量のオリゴマ材料又はポリマ及び他の低分子量化合物は、それほど敏感ではなく、一般に雰囲気気に敏感でなく、高い移動度及びオン/オフ比が可能なほど高純度に精製することが可能である。従って、オリゴマ半導体材料及び低分子量ポリマ材料のような低分子量化合物を堆積させるための液相技術は関心がもたれている。

【0006】たとえば、いくつかのグループは、チオフェンオリゴマ薄膜の溶液成型の実験をした。その場合、有機材料は本質的に基板上に滴下させ、溶媒は加熱により、蒸発させる。しかし、これらのプロセスでは一般にそのようなオリゴマ溶液成型からの均一性及び被覆度は低い。有用な半導体特性を示すたとえば 1 cm^2 より大きな比較的大きな面積は、得ることが困難であった。より重要なことは、得られる移動度は小面積であっても、気相技術により形成された薄膜に比べ、許容できないほど低いか、不均一なことである。(たとえば、エイ・スタベル(A. Stabel)及びジェイ・ピー・ラーベ(J. P. Rabe)“グラファイトとの界面におけるアルキル化オリゴチオフェンの走査トンネル顕微鏡”シンセチック・メタルズ(Synthetic Metals)、第67巻、47(1994);エイチ・イー・カツ(H. E. Katz)ら、“延伸及びオクサ置換 α , ω -ジアルキルチオフェン・オリゴマの合成、溶解度及び電界効果移動度、極性中間生成物合成戦略の拡張及びトランジスタ基板上への溶液堆積”ケミストリ・オブ・マテリアルズ(Chemistry of Materials)第10巻、第2号、633(1998)及びエイチ・アキミチ(H. Akimichi)ら、“アルキル置換オリゴチオフェンを用いた電界効果トランジスタ”アプライド・フィジックス・レターズ(Appl. Phys. Lett.)、第58巻、第14号、1500(1991)を参照のこと)

【0007】基板上へのオリゴマ溶液のスピンコートは、より成功をみた。シー・ディー・ディミトラコポロス (C. D. Dimitrakopoulos) ら、“トランス・トランス-2, 5-ビス[2-(5-(2, 2'-ビチエニル))エチニル]チオフェン: 合成、評価、薄膜堆積及び有機電界効果トランジスタの作製”、シンセチック・メタルズ (Synthetic Metals) 第89巻、193 (1997) 及びエフ・ガーニア (F. Garnier) ら、“ジヘキシルクオータチオフェン、高性能を有する二次元液晶状有機半導体” ケミカル・マテリアル (Chem. Mater.)、第10巻、3334 (1998) に述べられているとおりである。しかし、スピンコートは無駄が多く、溶液の多くが基板から飛び散る。また、この技術はたとえば柔軟な基板上へのリールからリールへのプロセスといった有機TFTの所望の印刷作製プロセスと両立せず、従って商用生産の可能性より、研究室用のプロセスである。

【0008】従って、低分子量有機半導体化合物から有機半導体薄膜を形成する改善された方法が望まれる。特に関心があるのは、溶液から均一な秩序だった有機薄膜を堆積させる非スピン技術である。

【0009】

【発明の要約】たとえば、オリゴマ有機半導体化合物といった比較的低分子量の溶液から、結晶又は多結晶有機半導体薄膜を形成するために、溶液成型のような有利な非スピン技術である液相技術が用いられる。得られる薄膜は、少なくとも 1 cm^2 、少なくとも 2 cm^2 であると有利な比較的大きな連続した面積で、室温において少なくとも約 $10^{-4}\text{ cm}^2\text{ V}^{-1}\text{ s}^{-1}$ 、少なくとも $5 \times 10^{-3}\text{ cm}^2\text{ V}^{-1}\text{ s}^{-1}$ であると有利な望ましい荷電キャリア移動度を示す。薄膜はまた、少なくとも5、少なくとも100であると有利なオン/オフ比を示す。

【0010】(ここで用いるように、オン/オフ比は飽和領域で動作するデバイスについて、両方の電流測定に同じドレイン電圧を用い、約 10^{-8} F/cm^2 の容量と少なくとも $10^{10}\Omega\text{-cm}$ の低効率をもつ誘電体上に、空気中で100ボルト未満のオンゲート電圧の少なくとも1つの値と、オフゼロゲート電圧で測定したソースドレイン電流の比をさす。有機半導体薄膜というのは、基板上の有機材料の連続した層をさし、少なくともその一部が室温で少なくとも約 $10^{-4}\text{ cm}^2\text{ V}^{-1}\text{ s}^{-1}$ の荷電キャリア移動度を示す。ここで用いる有機半導体というのは、有機半導体薄膜の分子成分又は複数の成分をさし、そのような成分の全てが1000より小さい分子量をもつ。)

【0011】低分子量有機半導体化合物の溶液から、これらの有機半導体薄膜を成功裡に作製するために適用すべきいくつかの原理があることがわかっている。第1に、結晶の核生成は溶液内での核生成に対し、溶液と基

板の界面に本質的に制限すべきである。第2に、蓄積された溶液が許容できないほど領域を縮める前に、溶液からの固体の堆積を誘導することが望ましい。第3に、溶液だめの端部における重畳する速い結晶成長は、蓄積領域に渡る堆積に対し、避けるべきである。これらの原理により、基板が全体に二次元成長し、高い均一性と得られた薄膜中に秩序ができる。一実施例において、これらの原理は高い堆積温度、希釈溶液及びフッ素化した表面をもつ基板を用いることにより、本質的に満たされる。高温及び希釈溶液により、溶液内の核生成が減少し、一方フッ素化した表面は溶液-基板界面での核生成を促進する。

【0012】

【本発明の詳細な記述】本発明に従うと、たとえばオリゴマ有機半導体化合物のような比較的低分子量の溶液から、液相技術により、結晶又は多結晶有機半導体薄膜が形成される。溶液成型のような非スピン技術によると有利である。プロセスは4つの基本原理に従う。第1に、結晶の核生成は溶液内の核生成とは反対に、溶液と基板との間の界面に、本質的に限定される。第2に、溶液からの固体堆積は、蓄積された溶液が許容できない程領域を縮める前に起る。第3に重畳高速結晶成長を起す材料及び条件は、避けられる。第4に、薄膜は分離された結晶粒ではなく、本質的に連続したモフォロジーをもつべきである。本発明は低分子量化合物から、高品質有機半導体薄膜を成功裡に作製するために、これらの原理を適用する。

【0013】溶液内の核生成とは反対に、表面-溶液界面での核生成を促進するため、いくつかの指針に従った。多量の核生成が起らないように、高い過飽和の堆積条件は避けると有利である。温度は比較的高く保たれ、溶液は希薄に保たれ、きわめて不溶性の材料(たとえば 100°C で $<10\text{ ppm}$ の溶解限度)は避けられる。一実施例において、溶液は基板とのぬれが悪い。たとえば、接触角は少なくとも 50° である。(以下で述べるように、たとえばフッ素化した表面を用いることによる。) 大きい接触角により、大容量の溶液が与えられた表面領域上に置かれ、希釈溶液からでも十分な溶質の堆積が可能になる。

【0014】一般に、収縮は接触角が大きい時、減少するか避けられる。具体的には、大きな接触角により、蓄積した溶液は蒸発中、その端部で薄く重畳しなくなる。そのような薄い領域は不安定で、収縮する傾向がある。しかし、場合によっては、本発明に従い、有用な薄膜を堆積させることができる可能性がある。

【0015】上述のように、核生成前に過飽和を避ける傾向のある溶液を用いるのが有利である。この特性は溶液の試料をとって、溶質が溶解の温度及び濃度において、徐々に結晶化するかどうか、あるいは結晶化が起る十分前に、飽和条件を過ぎて移動するか否かをモニターす

ることにより、試験できる。後者は堆積前に過飽和が起ることを示唆し、それにより大きな液滴が収縮し、小さな領域中に固体が突然堆積することになる。これらのいずれも本発明の有機半導体薄膜を作製する上で、望ましくない。更に、基板表面に対し、溶液が結晶粒に選択的にぬれることは望ましい。なぜなら、堆積した結晶粒がその場所に蓄積した溶液を保持し、それによって面積の収縮が妨げられるからである。そのような選択的なぬれは、堆積した材料上の溶液の接触角が基板表面上の溶液の接触角より小さければ、予想されるであろう。更に、もし最初の被覆面積を保ったまま、溶液液滴が十分薄くなるなら、結晶成長は二次元空間に閉じ込められるであろう。それによって望ましいモフォロジーが得られる。(そのように薄くなる場合、低接触角で有用な薄膜が得られる可能性がある。)

【0016】蓄積した溶液端における成長は、核生成と結晶核の拡大速度によって決まる。そのような核生成及び拡大に影響を及ぼす各種の要因については、広く研究されてきたが、具体的な関係は十分理解されていない。しかし、本発明において、より極性又は四極性芳香又はビチアゾールのような縮合芳香環系をもつ化合物は、溶液から選択的に堆積する傾向があり、望ましくないことに、蓄積部境界に形成された核において、特に雰囲気よりわずかに高い温度で堆積する。それに対し、より極性の小さいチオフェン系は蓄積部境界に沿ったそのような選択的な核生成を示さない。溶液だめの端部における速い成長を避ける傾向のある本発明に適した材料を決めるのに、簡単な試験が有用である。具体的には、溶液の液滴が基板上に置かれ、蒸着/堆積を可能にする。もし本質的に空の領域で分離されるか囲まれた環又は複数の環の形が現れるなら、材料系は所望の均一な二次元成長を促進させる可能性がなく、材料のはっきりした集成物を形成する傾向がある。

【0017】先に述べた指針にあわせることにより、一般に所望の相互に接続されたモフォロジーが得られる。具体的には端部での選択核生成を抑えることにより得られる二次元成長は、相互接続に寄与する。

【0018】半導体特性を示し、これらの原理にあう有機材料の溶質を用いた任意の基板/溶液系が所望の特性を示すと期待される。たとえば少なくとも 1 cm^2 、少なくとも 2 cm^2 であると有利な比較的大きな連続した領域上の有機半導体薄膜は、室温で少なくとも約 $10^{-4}\text{ cm}^2\text{ V}^{-1}\text{ s}^{-1}$ 、少なくとも $5 \times 10^{-3}\text{ cm}^2\text{ V}^{-1}\text{ s}^{-1}$ であると有利な望ましい荷電キャリア移動度を示す。連続した領域の均一性は、この連続した領域の80%が、連続領域の平均荷電キャリア移動度を示すようなものであると、有利である。この連続した領域は少なくとも5、少なくとも100であると有利なオン/オフ比も示すと有利である。

【0019】フッ素化された有機表面がこれらの原理を

満足するよう促進されれば有利である。特に、半導体化合物がフッ素化されれば有利である。上述のように、基板表面のぬれやすさを減少させること、特に非フッ素化溶媒により減少させ、それによって大きな接触角(たとえば少なくとも 50°)が得られるなら、フッ素化により、そのように満足させることは促進される。フッ素化された基板を得るために、フッ素化合物で非フッ素化基板の表面を処理することが可能である。そのようにする技術には、フルオロアルキル鎖のようなフッ素化族を基板に結合させる効果をもつ試薬に基板を浸し、そのような試薬を基板上に蒸着させ、そのような族を含む材料を基板上にスピン塗布することが含まれる。また、これらの表面処理技術にたとえば蒸発又は洗浄により、溶媒又は結合工程の副生成物を除去することを含めることが可能である。基板上にフッ素化された材料を堆積させる代りに、たとえばフルオロアルキル鎖を多く含む誘電性ポリマ材料のようなフッ素化基板材料を用意することも可能である。

【0020】基板表面上のフッ素濃度は、溶液に対し、基板表面のぬれ特性を変えるのに十分にすべきである。具体的には、フッ素化シランによる非フッ素化基板の処理は、有利であることがわかっており、特にフッ素化シランを供給する前に、部分的にオリゴマ化する場合に有利である。部分的なオリゴマ化は一般に、(a)十分な水で約1.2ないし約3度のオリゴマ化を起させる(オリゴマ化とよばれる生成物が生じる)が、(b)たとえばHCl水溶液でシランを部分的にゲル化し、得られた材料のキシレン可溶分を用いる(部分ゲル化とよばれる生成物が生じる)ことにより、行える。(有用なフッ素化シランには、それに固着された ≥ 1 脱離族を有するシリコン原子及び溶液の接触角を少なくとも 10° 変えるのに十分なCF族を供給する脱離族上にない有機族が含まれる。)そのようなフッ素化シランの1つは、 $\text{C}_8\text{F}_{17}\text{C}_2\text{H}_5\text{Si}(\text{OEt})_3$ である。有機回路の作製のために、基板は典型的な場合、少なくとも $10^{10}\Omega\text{-cm}$ の電気抵抗を示す絶縁性材料であるか、絶縁性材料の表面層を有する。絶縁性材料には、二酸化シリコン、ポリイミド及びポリビニルフェノールが含まれるが、これらに限定されない。

【0021】有機半導体薄膜を形成できる各種の低分子量有機半導電性化合物(1000未満の分子量)が、ここで述べた指針を満たせる限り、本発明で用いるのに適している。いくつかの有用な化合物が当業者には知られている。p形半導体である非極性チオフェンオリゴマは、特に使用に適している。本発明で有用なp形有機半導体化合物、特にフッ素化された基板表面とともに用いるのに有用なものには、 α 、 ω -ジヘキシル- α -セキチオフェン(DH α 6T)、 α 、 ω -ジヘキシル- α -キンケチオフェン(DH α 5T)及び α 、 ω -ビス(3-ブトキシプロピル)- α 6Tが含まれる。

【0022】*n*形有機半導体を用いることも可能である。具体的には、同時に出版された権利者を同じくする“*N*-チャネル半導体材料を含むデバイス”と題する出版（ここでの参照番号はカッツーリーロービング（Katz-Lee-Lovinger 31-2-3）に述べられているように、液相堆積から、有用な*n*-チャネル薄膜を形成することが可能である。考えられる化合物には縮合環テトラカルボン酸ジイミドが含まれ、それにはナフタレン1, 4, 5, 8テトラカルボン酸ジイミド、ナフタレン2, 3, 6, 7テトラカルボン酸ジイミド、アントラセン2, 3, 6, 7テトラカルボン酸ジイミド及びそれらの複素環異性体が含まれる。化合物の有利な族の1つは、2つのイミド窒素に固着された4ないし12の飽和原子、一般的には炭素原子の線状鎖を有するナフタレン1, 4, 5, 8テトラカルボン酸ジイミドである。線状鎖の炭素上の置換基の少なくとも一部がフルオロ置換基であると有利である。それらは大気中での動作能力を改善するようにみえる。

【0023】適切な溶媒は、ぬれ、結晶核生成及び基板表面上の結晶成長とともに、用いる具体的な有機半導体化合物に基づいて選択される。多くの有機半導体材料は比較的不溶性で、約10ないし約1000ppmの溶媒中への溶解度範囲をもつ。一般に適度の溶解度を確実にするために、中程度に極性の芳香溶媒が用いられる。

（中程度に極性の芳香溶媒というのは、典型的な場合、アルキル又はハロゲン置換基を有する芳香又は複素環芳香を含む化合物をさす。）適当な溶媒には、トルエン、クロロベンゼン、1, 2, 4-トリクロロベンゼン及び3-メチルチオフェンが含まれるが、これらには限定されない。ナフタリン又はアントラセンを基本とする化合物用の有用な溶媒には、トリフロロメチルフェニル族を含む中程度の極性の芳香溶媒が含まれる。

【0024】本発明のデバイスは、典型的な場合、有機半導体薄膜を含む回路で、そのような薄膜は必要に応じて、1ないし複数の薄膜トランジスタの能動材料である。（たとえば、エイチ・イー・カッツ（H. E. Katz）、“薄膜トランジスタ半導体としての有機分子固体”ジャーナル・マテリアル・ケミストリ（J. Mater. Chem.）、第7巻、第3号、369（1997）；及びエイチ・イー・カッツ（H. E. Katz）ら、“オリゴ及びポリチオフェン電界効果トランジスタ”、9章、ハンドブック・オブ・オリゴ及びポリチオフェンズ（Handbook of Oligo- and Polythiophenes）、ディー・フィッシャー（D. Fichou）編、ウィリー（Wiley）-VCH（1999）を参照のこと）そのようなデバイスを形成するプロセスには、少なくとも1つの基板、電極材料又は誘電体材料を準備すること及び基板上に1ないし複数の有機半導体薄膜、電極又は誘電体を堆積させることを含む。プロセスを容易にするため、ポリイミド

のようなポリマ絶縁性材料を用いることが可能である。

1つの望ましい作製プロセスは、リールからリールへのプロセスである。その場合、基板材料の連続したシートが段階を進み、1ないし複数の材料を堆積させ、たとえば印刷技術により、各段階でパターン形成され、修正される。本発明に従うと、たとえば弁を通した分配、ノズルを通したスプレー、あるいは印刷技術により1ないし複数の有機半導体化合物を含む薄膜又は溶液だめを作り、溶媒を蒸発させ、有機半導体薄膜を残すことが可能である。基板を加熱するか、溶媒を供給する前、間又は後に、真空にすることが可能である。それによって、プロセス効率が改善され、費用が下げられるように、シートの他の部分から薄膜を受ける基板の領域を分離する必要なしに、有機半導体薄膜を形成することが可能である。

【0025】更に、*p*-チャネル及び*n*-チャネル有機半導体材料の両方を用いると、本発明に従い、液相堆積により、相補回路を作製することが可能である。（たとえば、エイ・ドダバラプ（A. Dodabalapur）ら、“有機トランジスタを有する相補回路”アプライド・フィジックス・レターズ（Appl. Phys. Lett.）第69巻、第27号、4227（1996）を参照のこと）特に、インバータのような簡単な要素が、相補回路構成を用いて実現されている。通常のTFT回路に比べ、相補回路の利点には、低パワー消費、より長い寿命及びより良い雑音許容度が含まれる。

【0026】本発明について、以下の例により、更に明らかにする。これらの例は、例を示すことを意図したものである。

例1及び例2

プロセス

用いた半導体化合物は、標準的な技術に従って作製した。クロロベンゼン及び1, 2, 4-トリクロロベンゼンを、濃硫酸及び炭酸ナトリウム水溶液で洗浄し、 P_2O_5 から蒸留した。他の溶媒は市販品の中の最も純度の高いものであった。

【0027】基板：二酸化シリコン（3000オングストロームの熱酸化物をその上に有する高濃度リンドーブ（*n*形）シリコン；アモコポリイミド（アモコウルトラデル光学的焼きなまし可能なポリイミドの約1ないし2 μm で被覆されたインジウム・スズ酸化物ガラス。1200rpmで8%W/V γ -ブチロラセトン溶液からスピコート、130℃で約1時間ベーク、約30分間UV焼きなまし）；JSRポリイミド（ジェイエスアルオブチマAL3046ポリイミドの約1ないし2 μm 、1400rpmで8%W/V γ -ブチロラセトン溶液からスピコート、120℃で約1時間ベーク）；あるいは SiO_2/Si 基板のポリビニルフェノール（約20,000の平均分子量を有する約1ないし2 μm のアルドリッチポリビニルフェノール、1200rpm

mで8%のW/V-アセトン溶液からスピコート)

【0028】フッ素化表面：フッ素化されたシラン、部分的にゲル化又はオリゴマ化されている。シランは80℃で10分間、キシレン中の1% $C_8F_{17}C_2H_4Si$ (OE t)₃試薬中に基板を浸すことにより堆積させ、トルエンで洗浄(エタノール中の1.2N HClの5%溶液(0.25ないし0.5等量の水を含む))とともに加熱することにより、オリゴマ化されたシランは部分的に加水分解される。10体積のトルエンを添加、エタノールを沸騰除去するため、再加熱)；あるいはフルオロアクリル酸塩(揮発性フッ素化溶媒中の3Mフルオロアクリル酸塩被覆722、2%溶液の重畳層を1200rpmでスピコートすることにより形成)

【0029】半導体薄膜は加熱されたピペットで、あらかじめ加熱された溶液の0.1ないし0.3mlを、真

空オープン中で熱的に平衡になった基板の上に、以下で示す温度において、大気圧で移すことにより形成した。溶媒が除去されるまで、0.2気圧の真空に1ないし2時間で引いた。金電極はシャドーマスクを通して、蒸着により堆積させた。塗布ブラシを用いて、イソプロパノール懸濁液からカーボン電極を塗布した。従来の技術により、評価を行った。

【0030】実施例1

60℃±10℃において、クロロベンゼンから未処理及びフッ素化基板の両方の上に、DHα6Tを堆積させた。これらの試料について、表Iは溶液中のDHα6Tの濃度、基板、表面被膜(もしあるなら)、移動度、移動度を示した表面積を示す。

【0031】

【表1】

表 I

濃度 (ppm)	基板	表面被膜	移動度 (cm ² /V-sec)	移動度を 示す面積
30	アモコPI	-	0.005-0.1	<0.2
50	アモコPI	-	~0.001	<0.2
25	アモコPI	3M 722	0.05	2-3
50	アモコPI	フッ素化シラン (部分的にゲル化)	0.003-0.005	>1
50	アモコPI	フッ素化シラン (オリゴマ化)	0.06-0.08	>1
50	アモコPI	オクタデシルトリ メトキシシラン (非フッ素化)	-	<0.2
60	SiO ₂ /Si	-	0.1	<0.2
75	アモコPI	フッ素化シラン (オリゴマ化)	0.03	2

【0032】実施例2

60ないし70℃において、400rpmの濃度で、いくつかの溶液から未処理及びフッ素化基板の両方の上に、DHα5Tを堆積させた。これらの試料について、

表IIは具体的な溶媒、基板、表面被覆(もしあるなら)、移動度及び移動度を示した面積を示す。

【0033】

【表2】

表 II

溶媒	基板	表面被膜	移動度 (cm ² /V-sec)	移動度を 示す面積
トリエチル	SiO ₂ /Si	-	≤0.17	>1*
トリエチル	SiO ₂ /Si	フッ素化シラン (オリゴマ化)	0.05-0.05	>1*
7000ヘン ゼン	SiO ₂ /Si	-	≤0.02	>1*
7000ヘン ゼン	SiO ₂ /Si	フッ素化シラン (オリゴマ化)	0.03-0.04	>1*
トリエチル	JSR PI/ SiO ₂ /Si	-	≤0.03	0.5*
トリエチル	JSR PI/ SiO ₂ /Si	フッ素化シラン (オリゴマ化)	0.04	>1*
トリエチル	ネリビニル 7エノール SiO ₂ /Si	-	≤0.07	0.5*
トリエチル	ネリビニル 7エノール SiO ₂ /Si	フッ素化シラン (オリゴマ化)	0.06	>1*
7000ヘン ゼン	SiO ₂ /Si	3M 722	0.03-0.04	1*

a. 非平坦被覆：薄膜中で測定したいくつかの移動度は、この移動度の値から、10Xまで変化した。

b. 平坦被覆：薄膜中の様々な領域で測定した移動度はすべてこの移動度の2分の1ないし2倍の範囲内であった。

【0034】実施例3

ゆっくりした加熱により、α, α, α-トリフロロトルエン中の重量にして400ppmのN, N'-ビス(1H, 1H-ペルフルオロチル)ナフタレン-1, 4, 5, 8-テトラカルボン酸ジイミドの溶液を作製した。この溶液を約100℃にあらかじめ加熱されたシリコン/SiO₂基板上で成型した。溶媒は約2分以内に蒸発した。基板の1cm²の領域が、金電極で試験した時、著しいn-チャネル活性を示した薄い堆積物で被覆された。デバイス幅/長さ比が1.7のデバイスで、空気中で測定した最高の移動度は0.07cm²/Vsであったが、領域の他の部分は1桁低い移動度を示した。

【0035】基板の被覆されていない領域は、真空下100℃において、400ppmのトルエンから、DHα5Tの薄膜を成型するために用いた。チエニル化合物上に金電極を堆積させた。ジイミドデバイスのドレイン電

極をチエニルデバイスのドレイン電極に接続し、接続から出力接触を形成することにより、インバータ回路を作製した。チエニルデバイスの実効的なW/L比は、1.7ないし0.1であった。ゲートを60ボルトの範囲で走査し、チエニルデバイスのソースに100ボルトの電圧を、ジイミドデバイスのソースに-100ボルトを印加することにより、±0-10ボルト及び±68-98ボルトの間で出力をスイッチした。95ボルトもの高い出力電圧差及び10もの高い利得が観測された。

【0036】ここで述べた本発明の明細書及び実施例を考察することにより、当業者には他の実施例が明らかであろう。

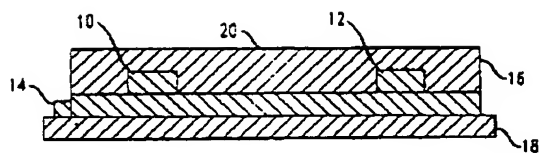
【図面の簡単な説明】

【図1】典型的な有機薄膜トランジスタを示す図。

【符号の説明】

- 10 ソース電極、ソース
- 12 ドレイン電極、ドレイン
- 14 ゲート電極
- 16 ゲート誘電体
- 18 基板
- 20 半導体材料

【図1】



フロントページの続き

(72)発明者 ウェンジー リー
アメリカ合衆国 07060 ニュージャージー
ィ, ノース プレーンフィールド, ルート
22 1300-アパートメント 77